

[Bus I2C] Parámetros

Especificaciones eléctricas

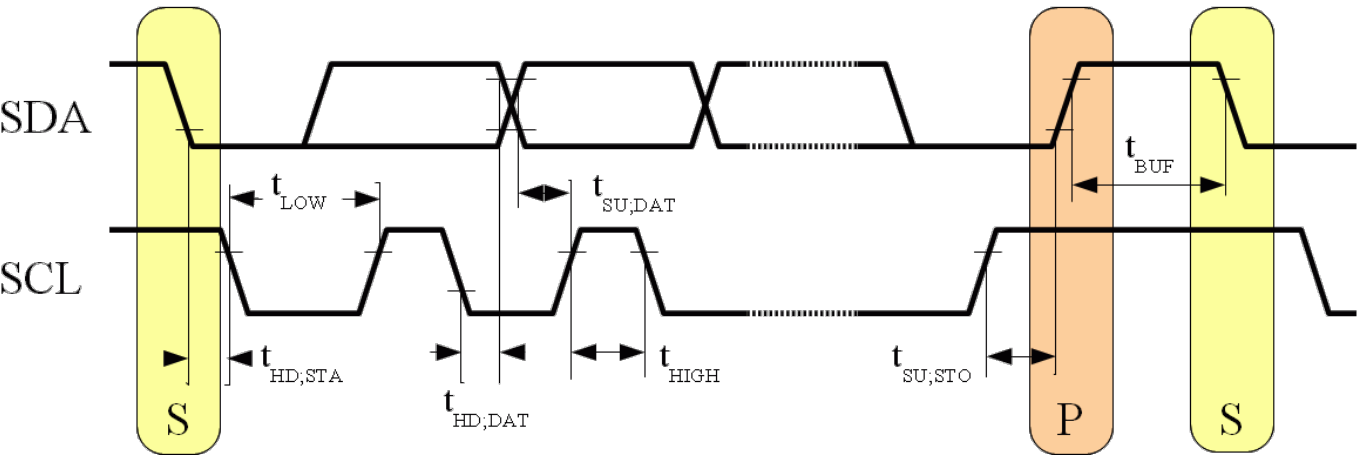
Parámetro	Símbolo	Modo Standard		Modo Fast		Unidad
		MIN	MAX	MIN	MAX	
Frecuencia de reloj SCL	f_{SCL}	0	100	0	400	kHz
Carga capacitiva para cada línea del bus	C_b	-	400	-	400	pF
Margen ruido a nivel BAJO para cada dispositivo conectado (con histéresis)	V_{nL}	$0.1 V_{DD}$	-	$0.1 V_{DD}$	-	V
Margen ruido a nivel ALTO para cada dispositivo conectado (con histéresis)	V_{nH}	$0.2 V_{DD}$	-	$0.2 V_{DD}$	-	V

- Los **niveles lógicos** de 0 bajo y 1 alto dependen de la tensión de alimentación del circuito y la tecnología empleada, dada la gran cantidad de diferentes dispositivos que se pueden conectar en el Bus I2C.

Niveles Lógicos			
		TTL y Bipolar (5 V)	CMOS (V_{DD})
Nivel de entrada	1	$> 3 V$	$< 0,7 V_{DD}$
	0	$< 1,7 V$	$< 0,3 V_{DD}$
Nivel de salida (para $I_s=3mA$)		0	$< 0,4 V$

- La **longitud del bus** puede alcanzar **hasta 3 o 4 mts.**
- La **capacidad de carga** no debe sobrepasar **400 pF**: Incluida la capacidad del cableado y la de los dispositivos unidos al bus (~ 7 pF).

Tiempos en el bus I2C



Parámetro	Símbolo	Modo Standard		Modo Fast		Unidad
		MIN	MAX	MIN	MAX	
Tiempo Hold de START. Tras él se genera el primer pulso de SCL. En la condición de START, tiempo que debe transcurrir entre el flanco de bajada de SDA y el flanco de bajada de SCL.	$t_{HD,STA}$	4	-	0.6	-	μs
Duración del semiperíodo BAJO del reloj SCL	t_{LOW}	4.7	-	1.3	-	μs
Tiempo de almacenamiento del dato. Tiempo de mantenimiento del dato. Tiempo entre el flanco de bajada de SCL y el cambio del dato en SDA	$t_{HD,DAT}$					
para masters CBUS compatibles		5.0	-	-	-	μs
para dispositivos I2C		0	3.45	0	0.9	μs
Tiempo set-up para los datos. Tiempo de puesta del dato. Tempo entre el cambio de datos en SDA y el próximo flanco de subida de SCL. Suele despreciarse.	$t_{SU,DAT}$	250	-	100	-	ns
Duración del semiperíodo ALTO del reloj SCL	t_{HIGH}	4	-	0.6	-	μs

Tiempo Set-up para STOP. En la condición de STOP, tiempo que debe transcurrir entre el flanco de subida de SCL y el flanco de subida de SDA	$t_{SU;STO}$	4	-	0.6	-	μs
Tiempo bus libre entre STOP y START. Tiempo en el que el bus debe estar libre antes de comenzar una nueva transmisión.	t_{BUF}	4.7	-	1.3	-	μs
Tiempo Set-up para START	$t_{SU;STA}$	4.7	-	0.6	-	μs
Tiempo subida de SDA y SCL	t_r	-	1000	$20^{+0.1}_{C_b}$	300	ns
Tiempo bajada de SDA y SCL	t_f	-	300	$20^{+0.1}_{C_b}$	300	ns

From:

<https://wiki.euloxio.myds.me/dokuwiki/> - **Euloxio wiki**

Permanent link:

https://wiki.euloxio.myds.me/dokuwiki/doku.php/doc:tec:lab:bus_i2c:0_pmt:inicio

Last update:

2026/03/28 18:37

